

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-296838
(43)Date of publication of application : 26.10.2001

(51)Int.CI.

G09G 3/36
G02F 1/133
G09G 3/20

(21)Application number : 2000-110700

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 12.04.2000

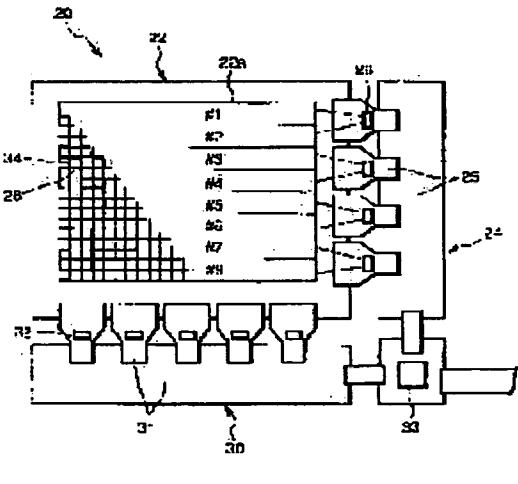
(72)Inventor : YUKI AKIMASA
AGARI MASASHI
FUJINO JUNICHI
ODA KYOICHIRO
HIDA TOSHIO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a new active matrix type liquid crystal display device which is able to display high quality animation and has a high energy efficiency.

SOLUTION: In the active matrix liquid crystal display device, one frame period is divided into plural sub-frames, the pixels of all the lines to be scanned during the sub-frame period are selected in batch before each sub-frame period, and an elimination signal to uniformize pixel potentials is written in the pixels selected in batch in synchronization with the batch selection. Since pixel information in the preceding frame is eliminated and each pixel potential is uniformized before a pixel signal is written, it is possible to eliminate a difference in a liquid crystal response time caused by the difference in the display gradation of the preceding frame by making the initial state of the liquid crystal uniform. Moreover, since the elimination signal is written in batch in the pixels of all the lines to be scanned during the sub-frame period, it is possible to operate with a driving frequency equivalent to a conventional one. Therefore, it is possible to improve picture quality of animation without increasing power consumption of the liquid crystal device.



20: 液晶表示装置
22a: 回路高さ部
24: 手順選択回路 (行選択回路)
25: 水平選択回路 (列選択回路)

LEGAL STATUS

[Date of request for examination] 11.08.2003

[Date of sending the examiner's decision of rejection] 25.10.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-296838

(P2001-296838A)

(43)公開日 平成13年10月26日(2001.10.26)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト ¹ (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 3 5	G 0 2 F 1/133	5 3 5 5 C 0 0 6
	5 5 0		5 5 0 5 C 0 8 0
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 Y
	6 4 1		6 4 1 R

審査請求 未請求 請求項の数12 OL (全11頁) 最終頁に続く

(21)出願番号 特願2000-110700(P2000-110700)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22)出願日 平成12年4月12日(2000.4.12)

(72)発明者 結城 昭正

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 上里 将史

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 100062144

弁理士 青山 葦 (外1名)

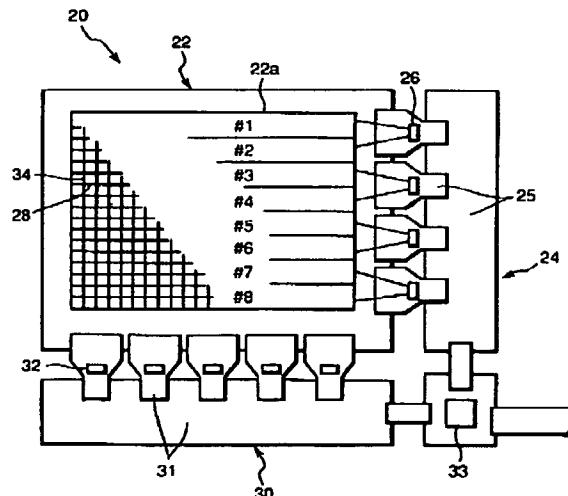
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 高画質な動画表示が可能で、かつ、エネルギー効率が高い新たなアクティブマトリックス型液晶表示装置を提供すること。

【解決手段】 アクティブマトリックス液晶表示装置において、1フレーム期間を複数のサブフレーム期間に分割し、各サブフレーム期間の前に当該サブフレーム期間中に走査する全ラインの画素を一括選択し、該一括選択に同期して、画素電位を揃えるための消去信号を一括選択された画素に書きこむ。画像信号を書き込む前に前フレームの画像情報を消去して各画素電位を揃えるため、液晶の初期状態を均一化して、前フレームの表示階調の相違による液晶応答時間の違いを解消することができる。また、サブフレーム期間中に走査する全ラインの画素に一括して消去信号を書き込むため、従来と同等の駆動周波数で動作させることができる。したがって、液晶表示装置の消費電力を上げることなく、動画表示の画質を高めることができる。



20: 液晶表示装置

22a: 画像表示部

24: 垂直駆動回路(行駆動回路)

30: 水平駆動回路(列駆動回路)

【特許請求の範囲】

【請求項1】 マトリックス状に配列した画素と、各画素に接続したスイッチ手段とを有する画像表示部と、前記スイッチ手段を駆動しながら前記画素をライン毎に選択して1フレーム期間に渡って一画面の走査を行う行駆動回路と、前記走査に同期して、選択されたラインの画素に画像信号を書きこむ列駆動回路とを備えた液晶表示装置において、前記行駆動回路は、1フレーム期間を複数のサブフレーム間に分割し、各サブフレーム期間の前に当該サブフレーム期間中に走査する全ラインの画素を一括選択し、該一括選択に同期して、前記列駆動回路が、画素電位を揃えるための消去信号を一括選択された画素に書き込むことを特徴とする液晶表示装置。

【請求項2】 前記消去信号が、前記画像信号の最大電圧レベル以上の電圧レベルを有することを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記消去信号が、フレーム毎に極性を反転することを特徴とする請求項1記載の液晶表示装置。

【請求項4】 前記行駆動回路が、n番目(nは整数)のサブフレーム期間についての一括選択を、(n-1)番目のサブフレーム期間における一のラインの選択と同時にを行うことを特徴とする請求項1記載の液晶表示装置。

【請求項5】 前記行駆動回路が、前記一括選択を同時にう一のラインを、当該ラインの後にある少なくとも1つのラインと同時に再選択することを特徴とする請求項4記載の液晶表示装置。

【請求項6】 前記行駆動回路が、前記一括選択を同時にう一のラインを、フレーム毎に異なるラインとすることを特徴とする請求項4又は5記載の液晶表示装置。

【請求項7】 前記行駆動回路が、n番目(nは整数)のサブフレーム期間についての一括選択を、(n-1)番目のサブフレーム期間における一のラインの選択に代えて行い、前記一のラインをフレーム毎に異なるラインとすることを特徴とする請求項1記載の液晶表示装置。

【請求項8】 前記画像表示部の背面に、各サブフレーム期間に走査される画素行からなる分割表示領域ごとに分割して照明可能な光源を備え、

前記光源が、各分割表示領域を、該領域の走査終了から遅延して所定期間だけ照明することを特徴とする請求項1記載の液晶表示装置。

【請求項9】 前記光源が、各分割表示領域を、当該分割表示領域に消去信号が書き込まれる間は照明しないことを特徴とする請求項8記載の液晶表示装置。

【請求項10】 ツイステッド・ネマチック型であることを特徴とする請求項1乃至9のいずれか1項に記載の液晶表示装置。

【請求項11】 請求項1乃至10のいずれか1項に記

載の液晶表示装置を備えた液晶モニタ。

【請求項12】 請求項11記載の液晶モニタを備えたパーソナルコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブラリックス型液晶表示装置に関し、特に、高画質な動画表示が可能で低消費電力なアクティブラリックス型液晶表示装置に関する。

【0002】

【従来の技術】近年、高精細、低消費電力、省スペースを実現できる液晶表示装置(以下、LCD)が、コンピュータモニタやテレビジョン表示装置等の様々な用途に急速に普及しつつある。しかし、LCDは、これらの用途に従来から主に用いられてきた陰極線管(以下、CRT)に対して、動画表示における画質が十分ではない。

【0003】例えば、図9(a)に示すように、黒い背景中を白い物体50がある方向に移動する画面を表示する場合、LCDでは、図9(b)に示すように観者に物体50の輪郭がぼけて知覚される「動きぼけ」や、図9(c)に示すように移動前の物体の残像51が知覚される「ゴースト」が発生してしまう。

【0004】こうした動画表示上の問題は、一つには、信号に対する液晶の応答時間が長いことに起因する。現在一般に用いられているツイステッドネマチック型(以下、TN型)やスーパースイステッド・ネマチック型(以下、STN型)のLCDにおいては、液晶に電界を印加してから液晶分子の配列が変化して所望の光透過率に達するまでの電気光学応答時間が、一般的な映像信号のフレーム周期である16.7msに對して数倍長いため、1フレーム期間内に動き部分の光学応答が完了しない。このため、液晶の光学応答の遅れが、「動きぼけ」や「ゴースト」として視認されてしまう。

【0005】また、LCDが、次のフレームの画像情報を書き換えられるまで発光を続けるホールド型であることも、動画に対する表示品質が低い原因であるとされている。LCDとして多く用いられている薄膜トランジスタ型(以下、TFT型)LCDは、液晶に電界を印加することにより蓄えられた電荷が次に電界を印加するまで比較的高い割合で保持される。このため、図10(a)に示すように、LCDの各画素は次のフレームの画像情報に基づく電界印加により書き換えられるまで発光を続ける。一方、電子ビームを走査して蛍光体を発光させて表示を行うCRT表示装置においては、図10(b)に示すように、各画素の発光は概ねインパルス状となる。したがって、LCDは、CRTに比べて画像表示光の時間周波数特性が低く、それに伴い空間周波数特性も低下して観視画像のぼけを生じる。

【0006】LCDの動画表示における画質を向上するため、バックライトを分割して駆動することが、例えば

特開平11-202286号公報に開示されている。図11は、その装置構成を示すブロック図である。液晶パネルの背面に配置されたバックライト54を複数の発光領域54a～54dに分割し、対応する領域の液晶パネルの画像書きこみ操作に対して一定の時間遅延を持たせながら、各発光領域54a～54dにある放電ランプ56を点灯制御回路60によって順次発光させる。

【0007】図12は、このような液晶表示装置における、液晶の光学応答とバックライト発光タイミングの関係を示すタイミング図である。各画素に映像信号を書き込むタイミングを制御するゲートパルス62がフレーム周期毎に立ちあがり、それに同期して各画素の画像情報が書き換えられる。時刻S1において黒画像から白画像に書き換えられた画素の液晶光学応答64aは、書き換え直後のフレーム期間において輝度が大きく増加し、その後数フレームをかけて完全な白表示となる。バックライトは、ゲートパルス62の立ちあがりに対して一定の遅延時間が経過した時刻S2に点灯を開始し、次のゲートパルス62が立ちあがる時刻S3に消灯する。これにより、液晶光学応答の変化の途中経過が観視者にあまり見えず、また、各画素の発光がインパルス状に近くなるため、動画表示における画質が向上する。

【0008】また、応答速度が遅いTN型LCDに代えて数 msecで応答可能なバイセル型(pi-cell)のLCDを用いることにより光学応答性を高め、さらに、1フレーム中に2回の書き込みを行うサイクリック・リセットティング駆動法（以下、CR駆動法）を行うことによってインパルス型発光に近づけることにより、動画表示の画質を向上することが提案されている。

【0009】図13は、どのような液晶表示装置における動作タイミングを示すタイミングチャートである。ゲートパルス64は、1フレーム期間中に2回立ちあがり、1回目の立ち上がりにおいて画像信号の書き込みが行われ、2回目の立ちあがりにおいて黒信号の書き込みが行われる。例えば、時刻S1'において黒画像から白画像に書き換えを行った場合、液晶光学応答66は書き換え後の短時間に白表示に変化してフレーム期間の前半は白表示を続け、フレーム中間の時刻S2'において黒表示に書き換えられてフレーム期間の後半は黒表示となる。液晶が短時間に応答し、また、フレーム前半に画像を表示してフレーム後半に黒表示を行うことによって各画素の発光状態がインパルス型に近づくため、動画表示における画質が向上する。

【0010】

【発明が解決しようとする課題】しかし、上記従来の液晶表示装置には、次のような問題点があった。まず、特開平11-202286号公報に記載されているようなバックライトを分割駆動する液晶表示装置の場合、前述の動画表示上の問題点のうち、「動画ぼけ」は改善されるものの、「ゴースト」を十分に消すことができない。図9

(c)に示すように、ゴーストが生じる原因是、黒画像から白画像に書き換える領域52と白画像から白画像に書き換える領域53との間に、液晶応答時間の違いに基づくコントラスト差が生じることにある。しかし、TN型液晶の応答時間はフレーム期間よりも数倍長いため、図12に示すように、黒画像から白画像に書き換える領域52に対応する液晶光学応答64aと、白画像から白画像に書き換える領域53に対応する液晶光学応答64bとの間には、バックライトが点灯する期間(S2～S3)においても輝度差が存在する。この輝度差が完全に解消するのは、書き換えを行ってから数フレーム後である。したがって、バックライトの点灯時間をいくら制限しても、ゴーストが残ってしまう。

【0011】一方、CR駆動法を用いたバイセル型LCDの場合は、液晶の応答速度が速いため、「動画ぼけ」と「ゴースト」の両方を対策することが可能である。しかし、CR駆動法を行う結果、液晶表示装置の消費電力が高くなり、消費電力と画面輝度の比で表されるエネルギー効率が悪くなるという問題点があった。液晶表示装置の消費電力は、液晶パネルの消費電力分とバックライトの消費電力分に分けて考えることができるが、CR駆動法ではその両方が高くなってしまう。

【0012】まず、図13に示したように、CR駆動法では1フレーム期間中に2回の書き込みを行うため駆動周波数が通常の2倍になるが、液晶パネルの消費電力は駆動周波数にほぼ比例するため、液晶パネルの消費電力が従来の約2倍となってしまう。また、図13に示すように、CR駆動法においては、バックライトを連続点灯させながら液晶パネル自身を黒表示とすることによってインパルス型の発光としているため、バックライトの消費電力のうち約半分は画面輝度に関係なく無駄に消費されている。したがって、従来と同等の明るさを確保するためには、バックライトへの供給電力を従来の2倍に上げなければならず、消費電力が従来の約2倍となる。また、こうしたエネルギー効率の問題に加えて、バイセル型LCDの製造には、従来用いられてきたTN型LCDと異なる製造技術が必要とされるため、実用に供するには新たな製造技術の開発が必要とされるという問題もあった。

【0013】そこで、本発明は、高画質な動画表示が可能で、かつ、エネルギー効率が高い新たなアクティブマトリックス型液晶表示装置を提供することを目的とする。

【0014】

【課題を解決するための手段】上記目的を達成するため本発明の液晶表示装置は、マトリックス状に配列した画素と、各画素に接続したスイッチ手段とを有する画像表示部と、前記スイッチ手段を駆動しながら前記画素をライン毎に選択して1フレーム期間に渡って一画面の走査を行う駆動回路と、前記走査に同期して、選択されたラインの画素に画像信号を書きこむ駆動回路とを備

えた液晶表示装置において、前記行駆動回路は、1フレーム期間を複数のサブフレーム期間に分割し、各サブフレーム期間の前に当該サブフレーム期間中に走査する全ラインの画素を一括選択し、該一括選択に同期して、前記列駆動回路が、画素電位を揃えるための消去信号を一括選択された画素に書きこむことを特徴とする。

【0015】画像信号を書き込む前に前フレームの画像情報を消去して各画素電位を揃えるため、液晶の初期状態を均一化して、前フレームの表示階調の相違による液晶応答時間の違いを解消することができる。また、サブフレーム期間中に走査する全ラインの画素を一括して消去信号を書き込むため、従来と同等の駆動周波数で動作させることができる。したがって、液晶表示装置の消費電力を上げることなく、「ゴースト」のない優れた動画品質とすることができます。

【0016】また、画素電位を揃えるための消去信号は、画像信号の最大電圧レベル以上の電圧レベルを有することが好ましい。液晶表示素子は、一般に、印加電圧オフから印加電圧オンへの変化の方がその逆の変化に比べて応答速度が速く、また、印加電圧レベルが高い程、応答速度が速くなるためである。

【0017】さらに、液晶中の不純物による焼きつきを防止するために、消去信号の極性をフレーム毎に反転することが好ましい。

【0018】またさらに、前記行駆動回路が、n番目(nは整数)のサブフレーム期間についての一括選択を、(n-1)番目のサブフレーム期間における一のラインの選択と同時にを行うことが好ましい。これにより、従来と異なる新たなタイミングを設定する必要がなくなるため、従来の駆動回路をあまり複雑化することなく消去信号の書き込みを行うことが可能となる。

【0019】しかし、この場合、一括選択が同時に行われたラインには、画像信号に代えて消去信号が書き込まれることになるため、画面に横線が現れるという問題がある。そこで、一括選択を同時に走査するラインを、当該ラインの後に走査する少なくとも1つのラインと同時に再選択することが好ましい。これにより、消去信号が書き込まれた画素に、本来書き込まれる情報に近い画像信号を書き込み、横線を目立たなくすることができます。

【0020】加えて、さらに横線見えにくくするため、一括選択を同時に走査するラインを、フレーム毎に異なるラインとしても良い。

【0021】また、n番目のサブフレーム期間についての一括選択を、(n-1)番目のサブフレーム期間における一のラインの選択に代えて行い、そのラインをフレーム毎に異なるラインとしても良い。

【0022】また、前記画像表示部の背面に、各サブフレーム期間に走査される画素行から成る分割表示領域ごとに照明可能な光源を備え、前記光源が、各分割表示領域を、その領域の走査終了から遅延して所定期間だけ照

明することが好ましい。これにより、液晶表示装置の発光をインパルス型として、「ゴースト」及び「動画ぼけ」のない優れた動画品質とすることができます。

【0023】また、前記光源が、各分割表示領域を、当該分割表示領域に消去信号が書き込まれる間は照明しないことが好ましい。これにより、画像を消去する間の画像の乱れが観視者に見えず、色度ずれ等の発生を防止することができる。

【0024】また、本発明の液晶表示装置は、応答速度の遅い液晶を用いても高画質の動画を表示することができるため、ツイステッド・ネマチック型とすることができます。したがって、従来の製造技術を生かして容易に製造することができる。

【0025】また、本発明は、上記本発明に係る液晶表示装置を備えた液晶モニタでもある。本発明に係る液晶表示装置は、エネルギー効率が従来と同等であり、かつ高画質な動画表示が可能であるため、これを用いて液晶モニタを構成することにより、携帯用途に適し、動画対応に優れた液晶モニタを提供することができる。

【0026】さらに、本発明は、かかる液晶モニタを備えたパーソナルコンピュータでもある。高画質の動画を表示でき、マルチメディア用途に適したパーソナルコンピュータを提供することができる。

【0027】

【発明の実施の形態】実施の形態1、図1は、本発明の実施の形態1に係る液晶表示装置を示す概略図である。液晶表示装置20は、液晶パネル22と、垂直駆動回路(=行駆動回路)24、水平駆動回路(=列駆動回路)30から成り、液晶パネルの背面にバックライトを備える。液晶パネル22の画像表示部22aには、画素がマトリックス状に配列され、各画素に薄膜トランジスタ(以下、TFT)等のスイッチング素子が接続されている。尚、図1において、画素及びTFTは省略している。垂直駆動回路24は、制御回路33から送られるタイミング信号に基づいて駆動されるゲート・ドライバIC26を垂直回路基板25上に有しており、ゲート配線28を介して、各画素のTFTをライン毎に駆動しながら1フレーム期間に渡って一画面の走査を行う。また、水平駆動回路30は、制御回路33からタイミング信号及び画像信号を受信して駆動するソース・ドライバICを水平回路基板31上に有しており、ソース信号線34を介して、垂直駆動回路24によって選択された画素行に画像信号を書き込む。

【0028】画像表示部22aは、例えば8つの分割表示領域(#1～#8)に分割されており、垂直駆動回路24は、各分割表示領域の走査の前に、分割表示領域内の全てのゲート線を一括選択し、この一括選択に同期して、水平駆動回路30が各画素に消去信号を書き込む。これにより、画像信号の書き込み前に前フレームの画像情報を消去して、各画素の光学応答時間を前フレームの

表示画像に依らず均一化することができる。また、一括消去信号を書き込むためのゲート配線の選択回数は1フレーム中に8回であり、画像信号を書き込むためのゲート配線の選択回数（通常は480～800回）に比べて僅かであるため、ゲート線の駆動周波数は従来と同等のまま、消去信号を書き込むことができる。

【0029】図2及び図3は、図1に示す液晶表示装置を示す側面図及び背面図である。液晶パネル22の背面に設置されたバックライト36の中には、画像表示部22aの各分割表示領域#1～#8に対応して8本の冷陰極蛍光管38が配置されており、それぞれの点灯領域の境界に遮光壁40が備えられている。バックライト36内の8本の冷陰極蛍光管38は、バックライト点灯回路42によって駆動される。バックライト点灯回路42は、制御回路33からの制御信号に基づいて、垂直駆動回路24による各分割表示領域の走査に同期して一定の遅延時間の後に各冷陰極蛍光管38を順次点灯する。これにより、液晶表示装置の発光をインパルス型に近似した状態とすることが可能である。

【0030】以下、この液晶表示装置の動作の詳細について説明する。基本的な動作は、線順次方式の映像描画法であり、映像信号中の同期信号と同期してゲート配線28が順次選択され、そのゲート配線28に接続される各液晶画素に、各々に対応して割り当てられるべき階調電圧がソース信号線34から供給される。図8に示すように、書き込まれた階調電圧に応じて液晶パネルの透過率が変化するため、バックライトからの光を変化させて映像信号を光信号に変換することができる。この動作を、ゲート配線28を順次選択しながら繰り返すことにより画像が表示される。

【0031】図4は、図1に示す液晶表示装置の駆動回路を示すブロック図である。駆動回路は、画像表示部22a、垂直駆動回路24、水平駆動回路30、及びバックライト制御回路18から成り、外部から入力される画像信号及び同期信号に基づいて動作する。画像表示部22aは、8つの分割表示領域#1～#8に分割されており、各分割表示領域内に、液晶画素1とこれに接続したTFT素子2とのマトリックス配列を有している。各TFT素子2のドレインに液晶画素1が接続し、各TFT素子2のゲートに各行毎に共通してゲート配線28が接続し、各TFT素子2のソースに各列毎に共通してソース信号線34が接続している。

【0032】垂直駆動回路24は、一般的なアクティブマトリックス液晶表示装置と同様に、垂直ドライバ制御回路17、シフトレジスタ12、出力バッファ14を有しており、画像表示部22aのゲート線28を線順次に走査して駆動する。しかし、一般的な液晶表示装置と異なり、シフトレジスタ12と出力バッファ14の間にはOR回路13が設けられており、OR回路13の入力側の一方にシフトレジスタの出力信号が入力し、入力側の

他方に一括選択信号BW1～BW8が入力するようになっている。OR回路13の一括選択信号入力側は、対応する分割表示領域毎に互いに接続されており、各分割表示領域の番号#1～#8に対応する一括選択信号BW1～BW8が入力される。一括選択信号BW1～BW8が入力されることにより、分割表示領域内の全てのTFT素子2は一括してON状態となる。

【0033】水平駆動回路30は、一般的なアクティブマトリックス液晶表示装置と同様に、水平ドライバ制御回路16、シフトレジスタ6、ラッチ回路7、D/Aコンバータ8、インバータ9を有しており、垂直駆動回路24に同期して、垂直駆動回路24によって選択された行の画素に画像信号を書きこむ。しかし、一般的な液晶表示装置と異なり、水平駆動回路30は、画像信号処理回路4において画像信号に消去信号を合成することにより、垂直駆動回路24による一括選択のタイミングに同期して消去信号の書き込みを行う。

【0034】バックライト制御回路18は、垂直駆動回路24によるゲート配線の選択と同期して、各分割表示領域#1～#8の走査が終了してから一定の遅延時間後に、各分割表示領域に対応する冷陰極蛍光管を所定時間だけ点灯する。

【0035】図5は、分割表示領域#1～#8における、各画素行の光学応答及びバックライトの点灯タイミングを示すタイミング図である。図5において、各曲線は各画素行における液晶の光学応答波形を表し、斜線部はバックライトの点灯期間を表す。垂直駆動回路24は、1つのフレーム期間を、プランギング期間を除いて8つのサブフレーム期間(t_1 ～ t_8)に分割し、各サブフレーム期間中に、対応する分割表示領域#1～#8内で書き込み走査を行う。例えば、フレーム周波数を60Hzとすると、1フレーム期間は16.6msととなり、プランギング期間を除くと、16/8の約2msで各分割表示領域内での書き込み走査を行う。

【0036】分割表示領域#1に注目して説明する。まず、あるフレーム期間の最終のサブフレーム期間 t_8' において、垂直駆動回路24によって分割表示領域#1の全画素行が一括選択され、これに同期して水平駆動回路30から液晶の最大階調（黒階調）以上の消去信号Vhが印加されて分割表示領域#1内の画素の電位が揃えられる。続いて、次のフレーム期間の最初のサブフレーム期間 t_1 において、垂直駆動回路24によって分割表示領域#1の各画素行が順次走査され、これに同期して水平駆動回路30から各画素に画像信号が書き込まれる。そして、サブフレーム期間 t_2 ～ t_5 に相当する8msの遅延時間の後、サブフレーム期間 t_6 及び t_7 において、バックライト駆動回路18によって分割表示領域#1に対応する領域のバックライトが点灯される。最終のサブフレーム期間 t_8 において、バックライトが消灯され、分割表示領域#1の全画素行が再び一括選択さ

れて消去信号 V_h が印加される。

【0037】分割表示領域#2～#8においては、1サブフレーム期間(2ms)ずつタイミングずらしながら、分割表示領域#1と同様の動作が行われる。例えば、サブフレーム期間 t_8' においては、分割表示領域1が一括選択され、分割表示領域8が走査され、分割表示領域2及び3のバックライトが点灯している。サブフレーム期間 t_1 においては、分割表示領域1が走査され、分割表示領域2が一括選択され、分割表示領域3及び4のバックライトが点灯している。

【0038】こうして駆動された液晶表示装置においては、画像信号の書き込み前に分割表示領域内の全画素の電位が V_h に揃えられ、また、画像信号の書き込み後の液晶の応答がある程度安定した期間にのみバックライトが点灯するため、前フレーム期間の表示階調が異なる画素同士であっても、液晶光学応答のずれは殆ど知覚されない。したがって、TN型液晶等の応答速度の遅い液晶を用いた場合にも、ゴーストをほぼ完全に消去することができる。また、バックライトの点灯時間が制限されている結果、インパルス型の発光状態となっているため、「動きぼけ」のないシャープな画像が得られる。

【0039】また、画素電位を V_h に揃えて前フレーム期間の画像を消去する間はバックライトが消灯しているため、この画像消去期間における画素同士の光学応答のずれは使用者に見えず、色度ずれの問題も発生しない。

【0040】尚、「ゴースト」の消去の観点からは、消去信号は黒信号であることが好ましく、その電圧 V_h はできるだけ高い方が好ましい。一般的なノーマリホワイト駆動のTN型液晶表示素子の場合、白階調から黒階調への変化の方が液晶の応答速度が速く、また、液晶表示素子一般に、印加電圧が高い方が応答速度が速くなるからである。また、液晶中の不純物による焼きつき対策として、 V_h の極性を表示領域毎に、或いはフレーム毎に反転させることができが好ましい。

【0041】また、この実施例において、各分割表示領域のバックライトの点灯時間は約4msであり、バックライトの点灯時間比率は約1/4となる。したがって、従来のようにバックライトを連続点灯する場合と同等の画面輝度を確保するためには、バックライト中の冷陰極管の本数を増やす等してバックライトの発光輝度を約4倍に高める必要がある。しかし、バックライトの点灯時間比率に比例して消費電力も従来の1/4となっているため、バックライトの輝度を高めても消費電力は従来と同等とすことができる。

【0042】尚、バックライトの点灯時間比率は、上記遅延時間を変化させることによって調節することができ、動画表示と画面輝度のバランスを考慮して適宜設定すれば良い。動画表示の観点からは、液晶の光学応答が安定してから発光するように点灯時間比率を小さく設定する方が好ましい一方、画面輝度の観点からは点灯時間

比率を大きく設定する方が好ましい。

【0043】次に、消去信号の書き込み、画像信号の書き込み、及びバックライトの点灯の具体的なタイミングについて図6を参照しながら説明する。図6は、サブフレーム期間 $t_8' \sim t_2$ にかけてのタイミングを示しており、図の上段はソース信号線の電位を表し、中段は分割表示領域#1及び#2における1行目～4行目のゲート配線の電位を表し、下段は分割表示領域#1～#4におけるバックライトの点灯タイミングを表している。

【0044】まず、サブフレーム期間 t_8' において、画像信号の同期信号により決められた最初のタイミングで、分割表示領域#1に対応する領域のバックライトが消灯し、分割表示領域#3に対応する領域のバックライトが点灯し、分割表示領域#1の全ゲート配線が一括選択されて消去信号 V_h がソース信号線から供給される。続いて、サブフレーム期間 t_8' の残りの期間をかけて、分割表示領域#8のゲート配線が順次選択されて各画素に割り当てるべき画像信号 V_{sig} がソース信号線から供給される。次に、サブフレーム期間 t_1 において、最初のタイミングで分割表示領域#2に対応する領域のバックライトが消灯し、分割表示領域#4に対応する領域のバックライトが点灯し、分割表示領域#2の全ゲート配線が一括選択されて消去信号 V_h がソース信号線から供給される。続いて、サブフレーム期間 t_1 の残りの時間をかけて、分割表示領域#1の全ゲート配線が順次選択されて各画素に割り当てるべき画像信号 V_{sig} が供給される。以降のサブフレーム期間においても同様の動作が繰り返される。

【0045】図6に示すように、n番目分割表示領域の一括選択は、(n-1)番目の分割表示領域の1行目の選択と同時に行われ、これに同期してソース信号線は消去信号 V_h を出力する。こうした駆動を行うことにより、通常の画像書き込みを行う場合と同一の駆動周波数によって一括消去信号を書き込むことができ、液晶パネルの消費電力を従来と同等とすことができる。しかし、これによって各分割表示領域の1行目の画素には画像信号 V_{sig} の代わりに消去信号 V_h が書き込まれることとなり、分割表示領域の1行目が黒い横線となって見えるという問題が生じる。

【0046】そこで本実施の形態においては、図6に示すように、各分割表示領域の1行目の画素に消去信号 V_h が書き込まれた後に、各分割表示領域の1行目の画素を2行目の画素の選択と同時に再選択して、1行目及び2行目の画素の両方に2行目の画像信号 V_{sig} を書き込む。3行目以降のゲート配線を選択するときは、従来と同様に、単にそのゲート配線に接続された画素に対応した画像信号 V_{sig} を書き込む動作を繰り返す。これにより、1行目の画素に消去信号 V_h が書き込まれた直後に、本来与えられるべき画像信号 V_{sig} に近い信号を与えることができ、黒い横線発生の問題を解消することができる。

できる。尚、図6に示すように画像信号 V_{sig} を画素行毎に極性反転している場合に、本来の極性と同一極性の画像信号を与えるために、各分割表示領域の1行目の画素を3行目の画素の選択と同時に再選択しても良い。

【0047】また、本実施の形態においては、n番目の分割表示領域への消去信号の書き込みを、(n-1)番目の分割表示領域の1行目の選択と同時に行う場合を例として説明したが、1行目の選択と同時に行う場合だけには限られない。(n-1)番目の分割表示領域の走査開始側約1/4程度にある行であれば、その行(以下、1行目(1は整数)とする)と同時にn番目の分割表示領域への消去信号の書き込みを行うことができる。また、この場合には1行目の画素を、(1+1)行目又は(1+2)行目の画素と同時に再選択することによって黒い横線発生を防止することができる。

【0048】実施の形態2、実施の形態1においては、黒い横線発生の問題を解決するため、消去信号が書き込まれた画素を行、次の画素行又は1行おいて次の画素行と同時に再選択した。本実施の形態においては、消去信号を書き込むタイミングをランダムに又は周期的に変化させることによって横線を目立たなくする。

【0049】例えば、図7(a)に示すように、n番目の分割表示領域の一括選択を行うタイミングを、(n-1)番目の分割表示領域における1~5行目の範囲で周期的に変化させる。これにより、黒い横線発生の起こる行をフレーム毎に変化させて横線の存在が観視者に知覚されにくくすることができる。尚、一括選択を行うタイミングを変化させる範囲は、(n-1)番目の分割表示領域の走査開始側約1/4程度にまで広げても良く、タイミングの変化はランダムであっても良い。

【0050】また、図7(a)に示すように消去信号のタイミングの変化をさせながら、実施の形態1と同様に、消去信号が書き込まれた行の画素を、その次又は1行おいて次の行の画素と同時に再選択しても良い。これにより、横線が黒色でなくなり、横線をさらに目立たなくすることができる。

【0051】また、図7(b)に示す動作に併せて、図7(b)に示すように、n番目の分割表示領域の一括選択が同時に行われる(n-1)番目の画素行の選択を行わないようにもしても良い。このような動作を行うと、一括選択が同時に行われた画素行は画像信号の書き換えが行われずに前のフレームの画像情報が残るが、一括選択が同時に行われるタイミングは変化するため、次のフレームにおいては画像信号の書き込みが行われる。したがって、画面上には、2フレーム連続して同じ画像情報を表示する行が、周期的に場所を変えながら現れることになる。これにより、消去信号の書き込みによる画面への影響をさらに抑制することができる。

【0052】実施の形態3、実施の形態1又は2に示した液晶表示装置を、液晶表示装置を駆動するための電

源、映像信号の入力端子等と共に筐体に収納して液晶モニタを構成することができる。こうして構成した液晶モニタは、消費電力が低く、高画質の動画を表示することができる。また、この液晶モニタに、記憶装置及び演算装置を組み合わせることによってパーソナルコンピュータを構成することができる。こうして構成したパーソナルコンピュータは、動画表示に優れ、マルチメディア用途に適している。

【0053】

【発明の効果】本発明は、以上説明したように構成されているため、下記の効果を奏する。本発明の液晶表示装置は、各サブフレーム期間の前に当該サブフレーム期間中に走査する全ラインの画素を一括選択し、その一括選択に同期して、画素電位を揃えるための消去信号を書き込むため、液晶の初期状態を均一化して、前フレームの表示階調の相違による液晶応答時間の違いを解消することができる。また、サブフレーム期間中に走査する全ラインの画素に一括して消去信号を書き込むため、従来と同等の駆動周波数で動作させることができる。したがって、液晶表示装置の消費電力を上げることなく、「ゴースト」を改善して動画表示の画質を高めることができる。

【0054】また、消去信号が画像信号の最大電圧レベル以上の電圧レベルを有することにより、液晶の初期状態を速やかに均一化して動画画質をさらに高めることができる。

【0055】さらに、消去信号の極性をフレーム毎に反転することにより、液晶中の不純物による焼きつきを防止することができる。

【0056】またさらに、n番目のサブフレーム期間についての一括選択を、(n-1)番目のサブフレーム期間における一のラインの選択と同時に行うことにより、従来と異なる新たなタイミングを設定する必要がなくなるため、従来の駆動回路をあまり複雑化することなく消去信号の書き込みを行うことが可能となる。

【0057】加えて、一括選択を同時に行うラインを、当該ラインの後にある少なくとも1つのラインと同時に再選択することにより、消去信号が書き込まれた画素に、本来書き込まれる情報に近い画像信号を書き込み、消去信号の書き込みによって発生する横線が観視者に認識されないようにすることができる。

【0058】加えて、一括選択を同時に行うラインをフレーム毎に異なるラインとすることにより、横線をさらに認識し難くすることができる。

【0059】また、n番目のサブフレーム期間についての一括選択を、(n-1)番目のサブフレーム期間における一のラインの選択に代えて行い、そのラインをフレーム毎に異なるラインとすることによっても、横線が観視者に認識されないようにすることができる。

【0060】また、画像表示部の背面に分割表示領域ご

とに照明可能な光源を設けて、各分割表示領域をその領域の走査終了から遅延して所定期間だけ照明することにより、液晶表示装置の発光をインパルス型として動画表示の画質をさらに高めることができる。

【0061】また、各分割表示領域を、当該分割表示領域に消去信号が書き込まれる間は照明しないことにより、画像を消去する間の画像の乱れが観視者に認識されないようにして、色度ずれ等の発生を防止することができる。

【0062】また、本発明の液晶表示装置をツイステップ・ネマチック型とすることにより、従来の製造技術を生かして容易に製造することができる。

【0063】また、本発明に係る液晶表示装置を用いて液晶モニタを構成することにより、携帯用途に適し、動画対応に優れた液晶モニタを提供することができる。

【0064】さらに、本発明は、かかる液晶モニタを用いてパーソナルコンピュータを構成することにより、高画質の動画を表示でき、マルチメディア用途に適したパーソナルコンピュータを提供することができる。

【図面の簡単な説明】

【図1】 図1は、本発明の実施の形態1に係る液晶表示装置を示す正面図である。

【図2】 図2は、本発明の実施の形態1に係る液晶表示装置を示す側面図である。

【図3】 図3は、本発明の実施の形態1に係る液晶表示装置を示す背面図である。

【図4】 図4は、本発明の実施の形態1に係る液晶表示装置の駆動回路を示すブロック図である。

【図5】 図5は、本発明の実施の形態1に係る液晶表示装置について、液晶光学応答及びバックライト点灯のタイミングを示すタイミング図である。

【図6】 図6は、本発明の実施の形態1に係る液晶表

示装置について、ソース信号線とゲート配線との電位変化、及びバックライトの点灯のタイミングを示すタイミング図である。

【図7】 図7(a)及び(b)は、本発明の実施の形態2に係る液晶表示装置について、ゲート配線の電位変化を示す模式図である。

【図8】 図8は、液晶パネルの書き込み電圧と透過光強度の関係を示すグラフである。

【図9】 図9(a)～(c)は、動画表示における画質異常の様子を示す模式図である。

【図10】 図10(a)及び(b)は、TFT-LCD及びCRTの発光信号を示す模式図である。

【図11】 図11は、従来の液晶表示装置の構成を示す概略図である。

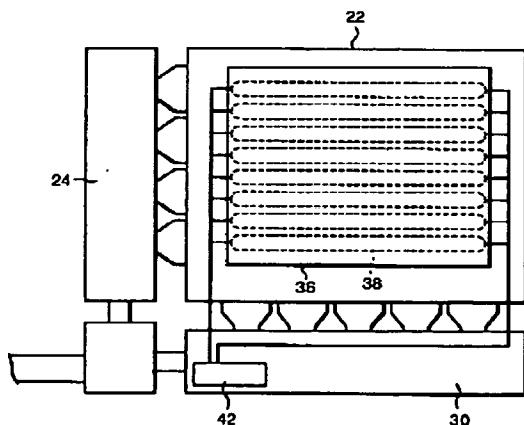
【図12】 図12は、従来の液晶表示装置の動作を示すタイミング図である。

【図13】 図13は、従来の液晶表示装置の別の一例についての動作を示すタイミング図である。

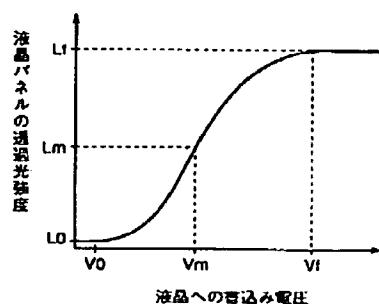
【符号の説明】

1 画素、2 TFT、4 画像信号処理回路、6 水平シフトレジスタ、7 ラッチ回路、8 D/Aコンバータ、9及び14 パッファ、12 垂直シフトレジスタ、13 OR回路、16 水平ドライバ回路、17 垂直ドライバ回路、18 バックライト制御回路、20 液晶表示装置、22 液晶パネル、22a 画像表示部、24 垂直駆動回路、25 垂直回路基板、26 ゲートドライバIC、28 ゲート配線、30 水平駆動回路、31 水平回路基板、32 ソースドライバIC、33 ドライバ制御回路、34 ソース信号線、36 バックライト、38 冷陰極管、40 遮光壁、42 バックライト点灯回路。

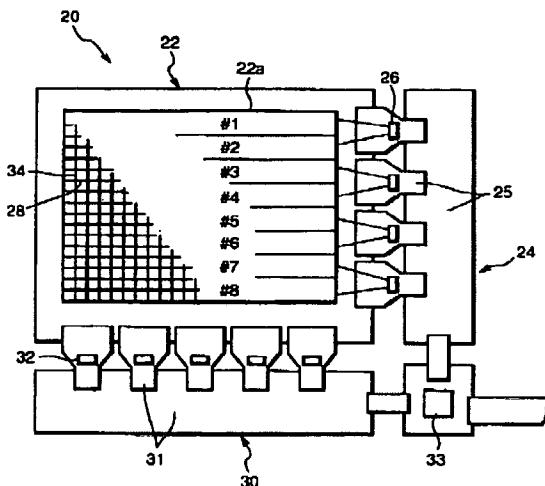
【図3】



【図8】

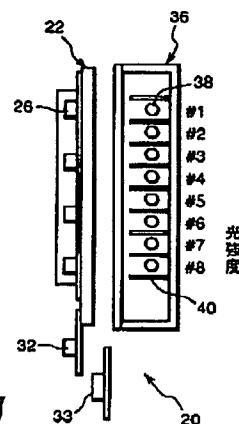


[圖 1]

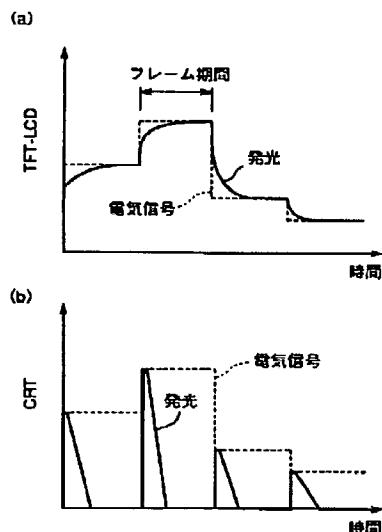


20 : 液晶表示装置	36 : バックライト
22a : 西像表示部	
24 : 垂直駆動回路 (行駆動回路)	
30 : 水平駆動回路 (列駆動回路)	

〔図2〕

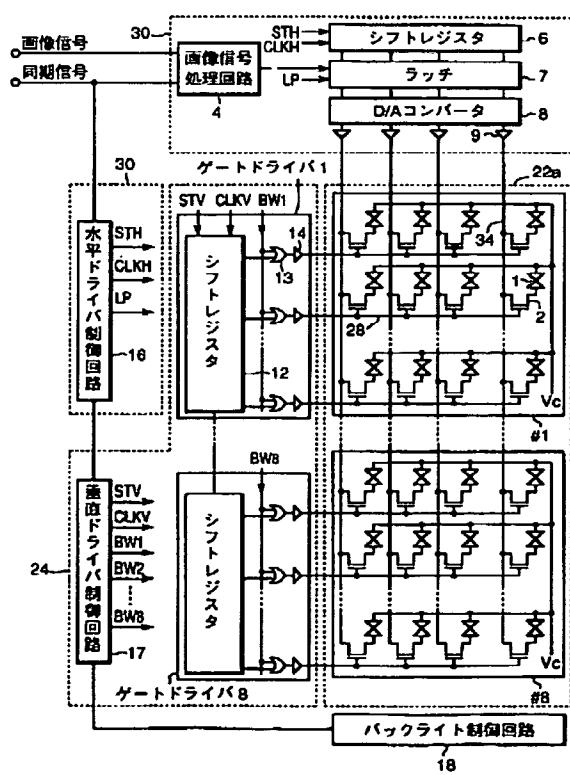


〔圖 10〕

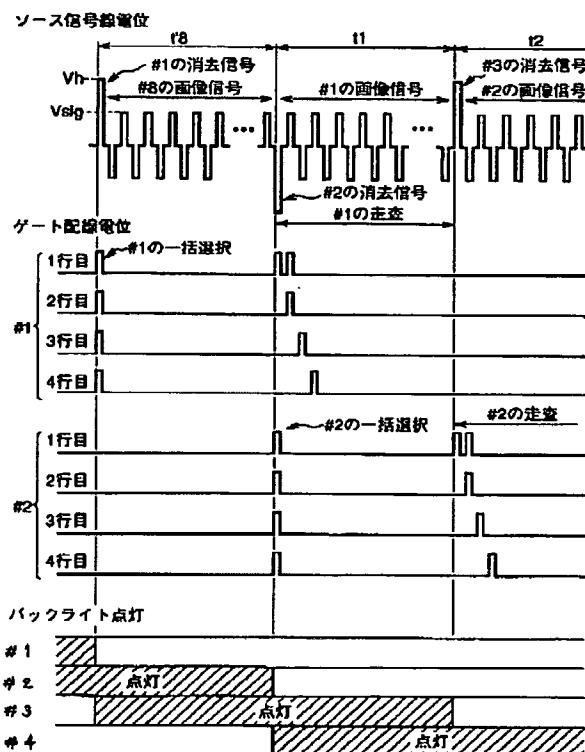


[圖5]

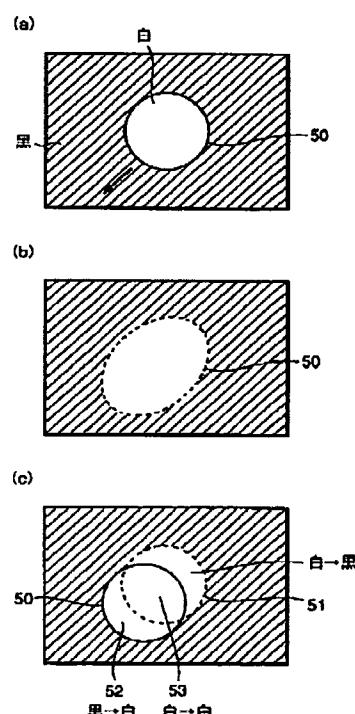
〔图4〕



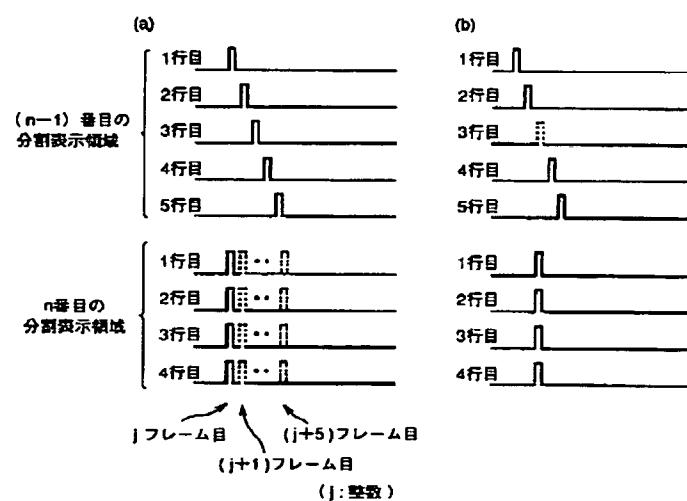
【図6】



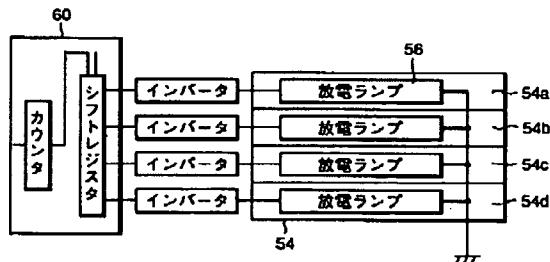
【図9】



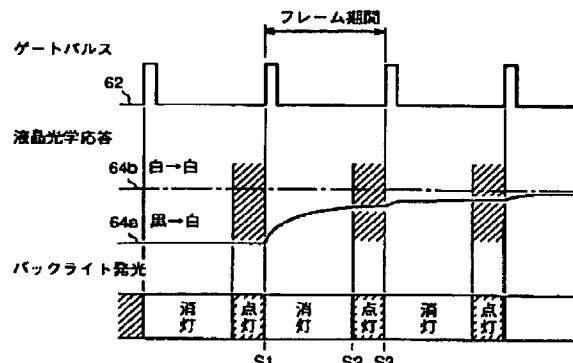
【図7】



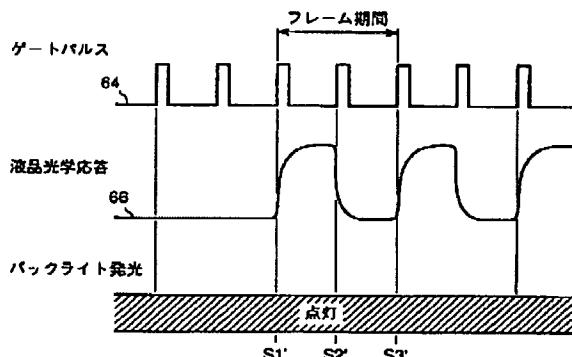
【図11】



【図12】



【図13】



フロントページの続き

(51) Int.Cl. 7

G 09 G 3/20

識別記号

6 4 1

6 6 0

F I

G 09 G 3/20

テ-マコト(参考)

6 4 1 E

6 6 0 V

(72) 発明者 藤野 順一

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

F ターム(参考) 2H093 NA16 NA31 NA41 NC22 NC26

NC42 ND01 ND12 ND39 NF05
NF13

(72) 発明者 小田 勝一郎

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

5C006 AA14 AC21 AC28 BB16 EA01

FA29 FA47
5C080 AA10 BB05 DD01 DD26 EE19

(72) 発明者 飛田 敏男

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内EE29 FF11 JJ01 JJ02 JJ04
JJ05 JJ06 KK02 KK43